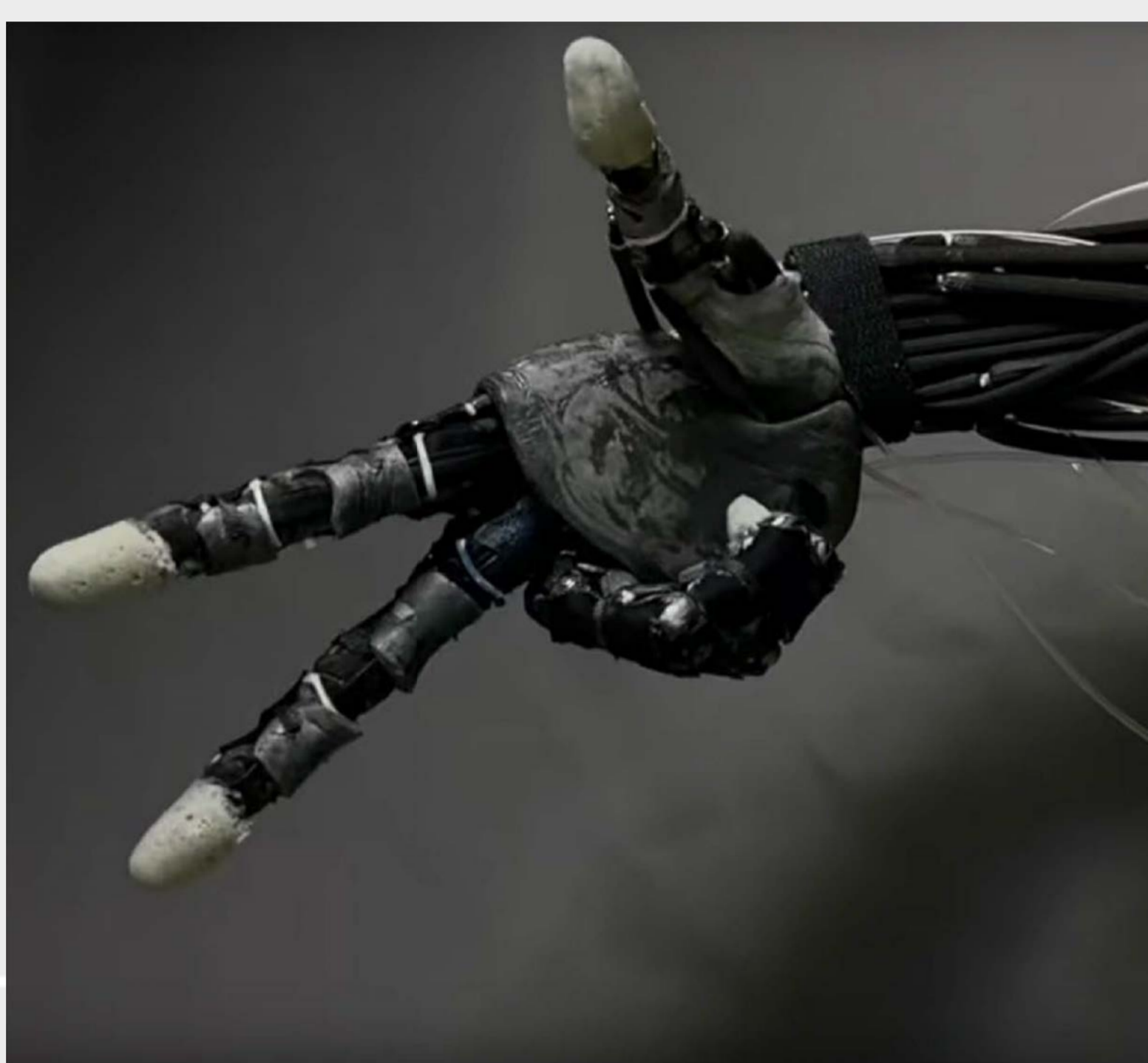


GreenASIC

Anwendungsspezifischer Integrierter Schaltkreis (ASIC) für die Ansteuerung von Piezo-Mikroventilen

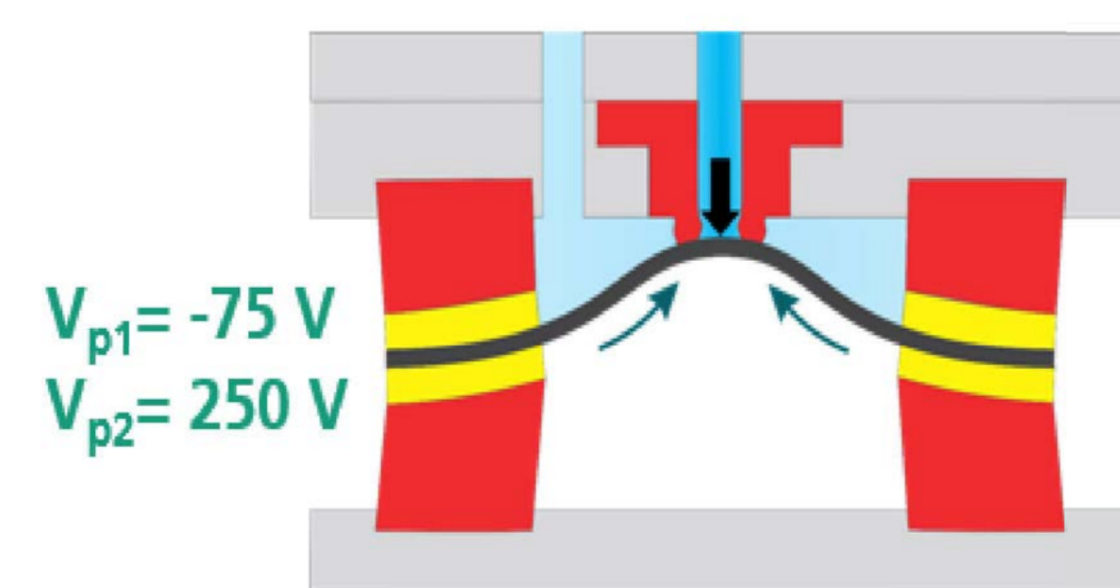
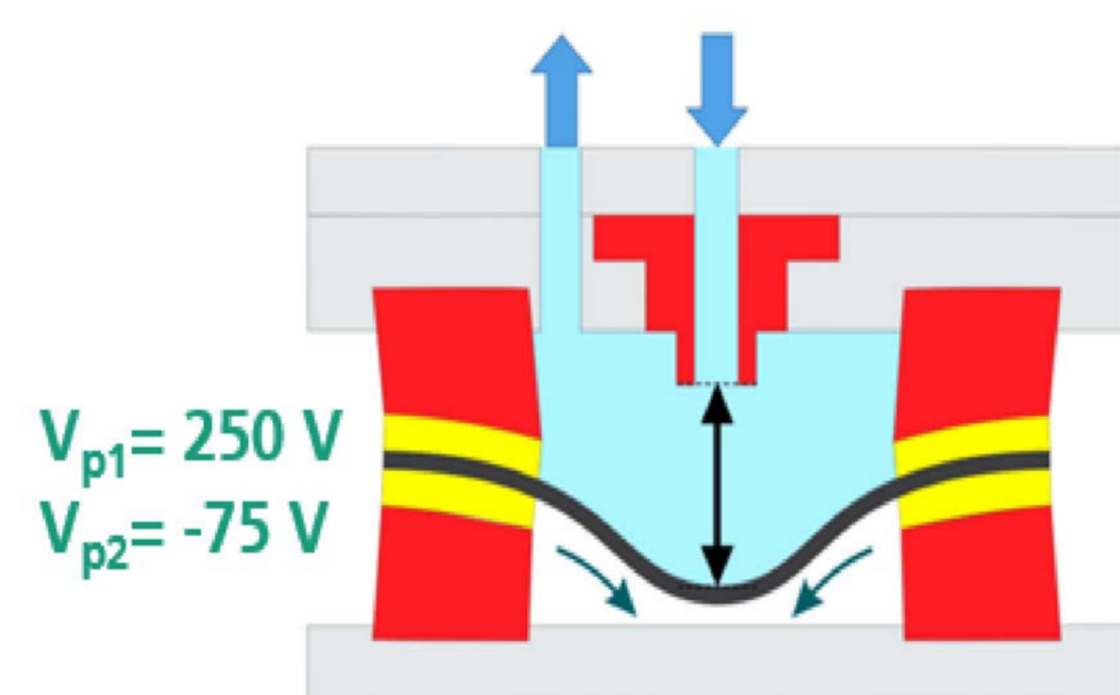
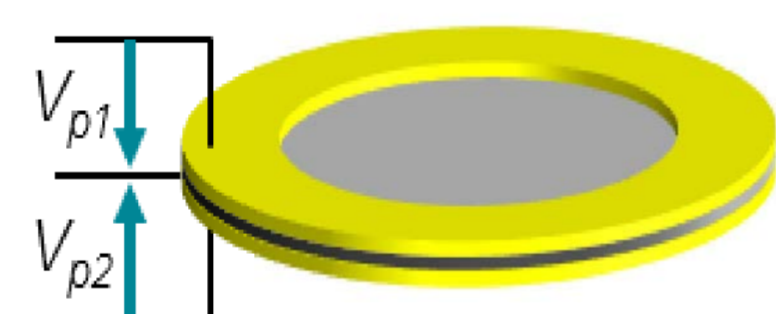
1 Ziele der Entwicklung



Das Ziel ist die Entwicklung eines ASIC zur **Ansteuerung von piezoelektrischen Aktoren**, die in Mikroventilen mit hoher Energieeffizienz eingesetzt werden und zur Zeit noch eine komplexe elektronische Ansteuerung benötigen.

2 Neuartige Mikroventile

Neue Konfiguration des piezoelektrischen Materials und **Eliminierung des Biegepiezos** in der Mitte der Membran, wo die maximale Auslenkung stattfindet. Stattdessen wird ein Piezoring um die Membran herum angebracht, um den mechanischen Betätigungsmodus von Biegung auf Knickung zu ändern. Somit wird die **Energie, die wir durch unser Piezomaterial in das System einbringen zur Verformung der Membran genutzt**, anstatt in Form von Dehnungsenergie und Dämpfung in dem steifen Piezomaterial selbst.

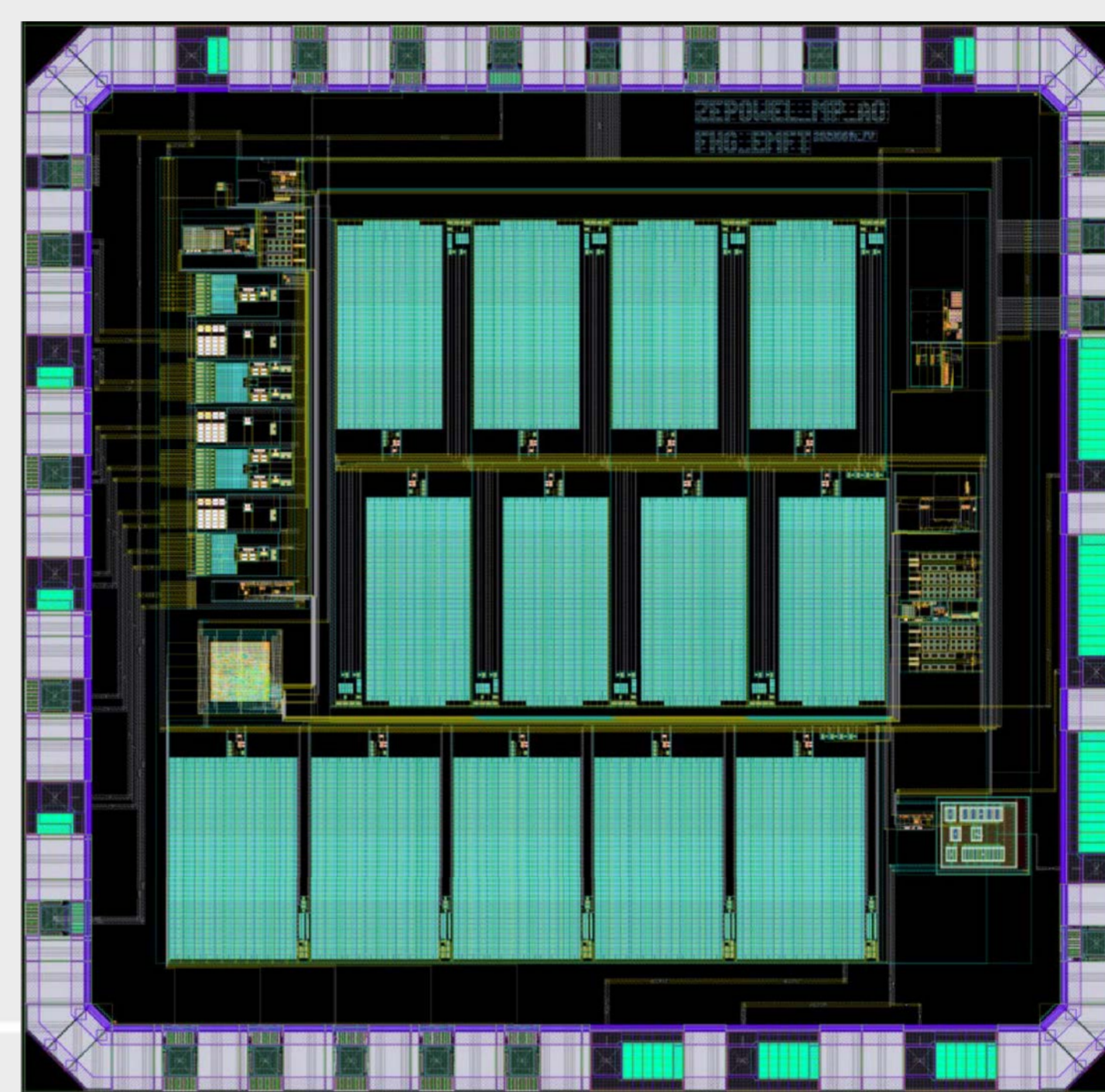


3 Innovation der angestrebten Lösung

Wesentliche **Ziele des Projektes:**

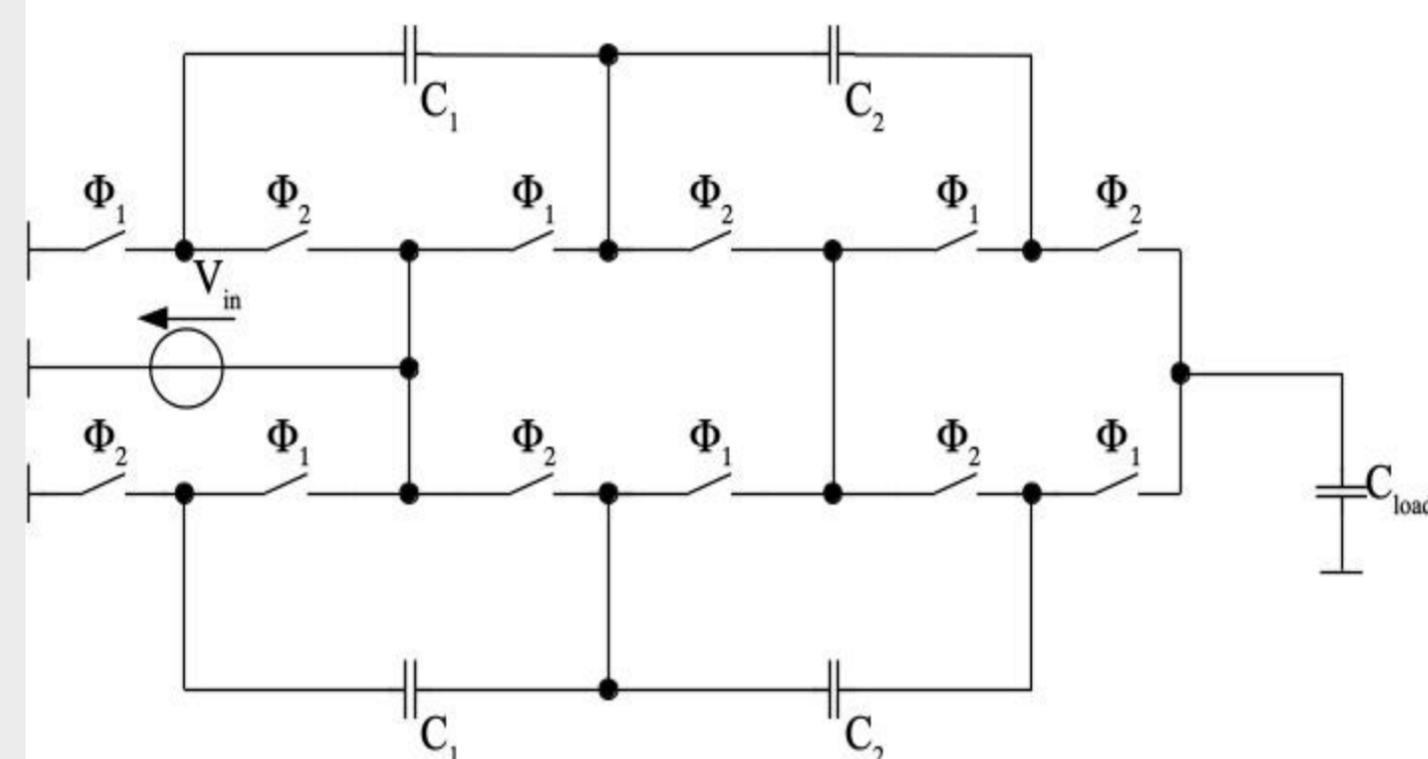
- **Miniaturisierung** der Ansteuerlektronik
- Linearer kapazitiver DCDC Wandler mit **hoher Effizienz und hohem Übersetzungsverhältnis**
- **Ladungsrückgewinnung**

4 ASIC



Spezifikation:

- Eingangsspannungsbereich: 3.7V – 5 V
- Ausgangsspannungen: - 75V, 250V (idealerweise 350 V)
- Lastkapazität: 35 – 70 nF
- Proportionalität
- Schnelle Reaktionszeit (idealerweise < 20 ms)
- Schaltfrequenz: sehr niedrig
- Mehrkanaliges System mit 8 Kanälen
- Min. externe Komponenten



Konzept:

- Lineare Ladder Chargepump für positive und negative Spannungsversorgung
- Verwendung eines SOI-Prozesses

5 Ökobilanzierung

Reduktion des CO2-Fußabdrucks:

- Direkte CO2-Reduzierung im Betrieb:** Piezoventile verbrauchen im Vergleich zu den derzeit erhältlichen Magnetventilen deutlich weniger Energie: 40 mW vs. 500 mW.
- Indirekte CO2-Reduzierung durch Hardware-Ecodesign:** Kompaktere Bauweise ermöglicht die Erhöhung der Zahl der Ventile pro Gehäuse, was mehr fluidische/pneumatische Funktionen ermöglicht und die Effizienz der Zielanwendung erhöht.

Hardware Ecodesign:

- Anzahl der Bauteile:** Reduktion der Zahl der diskreten elektronische Komponenten von 50 auf weniger als 10 durch die Implementierung eines ASICs
- Flächenbedarf des Treibers:** Durch den integrierten ASIC wird die Leiterplattenfläche pro Treiber voraussichtlich von 600 mm² auf weniger als 225 mm² reduziert. Bei einem Array von 8 Ventilen wäre die Reduzierung der Treiberfläche sogar noch deutlicher.

6 Ansprechpartner

Dr. Ardavan Shabanian, ardavan.shabanian@muvap.de
 Frank Vanselow, frank.vanselow@emft.fraunhofer.de
 Dr. Marina Proske, marina.proske@izm.fraunhofer.de